

Family list

2 family member for: **JP8139333**

Derived from 1 application

1 METHOD OF MANUFACTURING SEMICONDUCTOR DEVICE

Inventor: YAMAZAKI SHUNPEI

Applicant: SEMICONDUCTOR ENERGY LAB

EC:

IPC: G02F1/136; G02F1/1368; H01L21/3205

(+7)

Publication info: JP3889066B2 B2 - 2007-03-07

JP8139333 A - 1996-05-31

Data supplied from the **esp@cenet** database - Worldwide

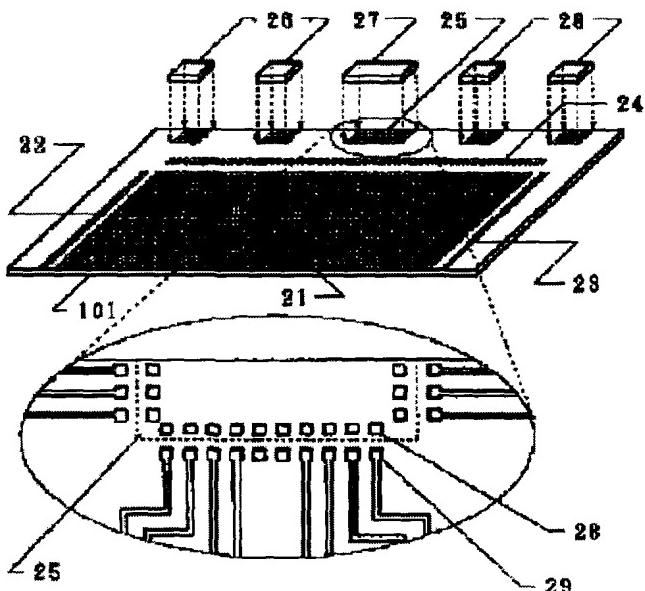
METHOD OF MANUFACTURING SEMICONDUCTOR DEVICE

Patent number: JP8139333
Publication date: 1996-05-31
Inventor: YAMAZAKI SHUNPEI
Applicant: SEMICONDUCTOR ENERGY LAB
Classification:
- **international:** G02F1/136; G02F1/1368; H01L21/3205; H01L29/786;
G02F1/13; H01L21/02; H01L29/66; (IPC1-7):
H01L29/786; G02F1/136; H01L21/3205
- **european:**
Application number: JP19940295881 19941105
Priority number(s): JP19940295881 19941105

[Report a data error here](#)

Abstract of JP8139333

PURPOSE: To facilitate interconnection of thin film integrated circuits and to increase the process margin. **CONSTITUTION:** A thin film integrated circuit on a glass substrate and external thin film integrated circuit 27 are interconnected, using a converged ion beam. The top ends of electrodes extending from the circuit 24 on the glass substrate are connected to electrode pads 28 of the circuit 27 through conductors of W, using this beam. Thus, the process margin can be increased against the shrinkage and deformation of the glass substrate.



Data supplied from the **esp@cenet** database - Worldwide

(19)日本国特許庁 (JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平8-139333

(43)公開日 平成8年(1996)5月31日

(51)Int.C1.⁶

識別記号

F I

H01L 29/786

G02F 1/136

H01L 21/3205

9056-4M

H01L 29/78

612 C

21/88

B

審査請求 未請求 請求項の数 3 FD (全6頁)

(21)出願番号

特願平6-295881

(22)出願日

平成6年(1994)11月5日

(71)出願人 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72)発明者 山崎 舜平

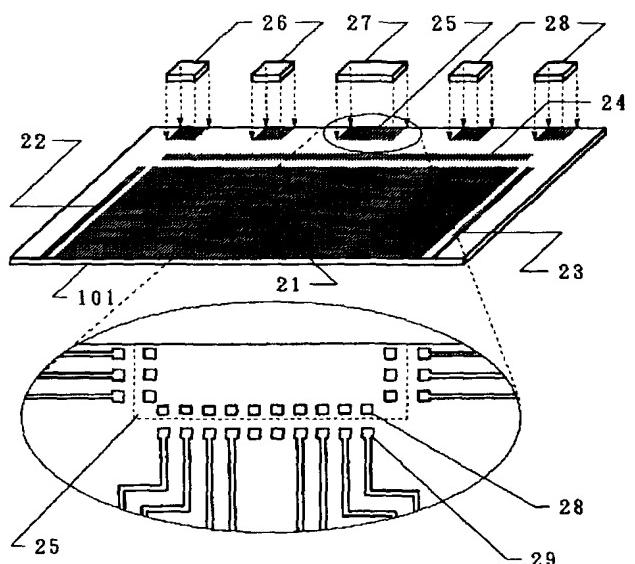
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

(54)【発明の名称】半導体装置の作製方法

(57)【要約】

【目的】薄膜集積回路同士の接続を用意にし、プロセスマージンを大きくする。

【構成】ガラス基板上に形成された薄膜集積回路24と外付けされる薄膜集積回路27との接続を収束イオンビームを用いて行う。即ち、ガラス基板上に形成された薄膜集積回路24から延在した電極の先端29と外付けされり薄膜集積回路27の電極パット28とを収束イオンビームを用いたW(タンゲステン)配線で行う。こうすることで、ガラス基板の縮みや変形に対するプロセスマージンを高くすることができます。



【特許請求の範囲】

【請求項 1】 絶縁表面を有する基板上に形成された第 1 の薄膜集積回路と、

前記絶縁表面を有する基板上に配置される第 2 の薄膜集積回路と、

を接続する方法であって、

接続を行うための配線材料を含んだ雰囲気中において、所定の配線パターンに沿って収束されたイオンビームを照射し、前記第 1 及び第 2 の薄膜集積回路間に配線を形成する工程を有することを特徴とする半導体装置の作製方法。

【請求項 2】 請求項 1 において、

第 1 の薄膜集積回路は、絶縁表面を有する基板上に形成された結晶性珪素膜で構成された薄膜トランジスタを含み、

2 の薄膜集積回路は、単結晶珪素基板上に形成された単結晶珪素膜で構成された薄膜トランジスタを含むことを特徴とする半導体装置の作製方法。

【請求項 3】 ガラス基板上に形成された所定の回路領域と、

前記ガラス基板上に外付けされる薄膜集積回路と、
を有する液晶電気光学装置の作製方法あって、

前記所定の回路領域と前記薄膜集積回路との接続は、接続を行うための配線材料を含んだ雰囲気中において、所定の配線パターンに沿って収束されたイオンビームを照射することによって行うことを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本明細書で開示する発明は、基板上に形成された薄膜集積回路における配線を行う方法に関する。

【0002】

【従来の技術】 近年液晶表示装置が注目されている。液晶表示装置は、一对の透光性の基板（一般にガラス基板が用いられる）間に液晶を挟んで保持し、各画素に対応する部分において液晶に電界を加えることによって、液晶の電気光学的性質（一般に液晶を透過する光の偏向状態）を変化させ、この電気光学的な性質の変化を利用して、画像の表示を行うものである。

【0003】 また微細な高速動画を表示する液晶表示装置として、アクティブマトリクス型の液晶表示装置が知られている。これは、各画素に薄膜トランジスタを配置し、各画素電極への電荷の出入りを薄膜トランジスタによって個別に制御するものである。

【0004】 これら液晶表示装置を動作させるには、映像データや各種信号を取り扱う集積回路が必要とされる。これらの集積回路は、高速動作が必要とされるので、単結晶珪素を用いたものとする必要がある。しかし、現状においては、ガラス基板上に単結晶珪素膜を形

成することができないので、これらの集積回路は、外付けの IC という形でガラス基板上に配置されるのが普通である。

【0005】 古典的な構成としては、この映像データや各種信号を取り扱う IC をアクティブマトリクス回路に外付けとし、TAB または COG という形でアクティブマトリクス回路に接続する方法がある。

【0006】 これらの方法による配線は以下に挙げるような問題点がある。アクティブマトリクス型の液晶表示装置には、前述したように一般にガラス基板が利用される。従って、ガラス基板上に薄膜トランジスタを形成する工程が不可欠になる。薄膜トランジスタとしては、非晶質珪素薄膜を用いたものと結晶性珪素膜を用いたものとに大別される。

【0007】 非晶質珪素膜を用いた薄膜トランジスタは、400°C 程度以下の比較的低温のプロセスで作製することができるので、ガラス基板の耐熱性をそれほど考慮する必要はない。しかしながら、結晶性珪素膜を用いた薄膜トランジスタは、その作製プロセスにおいて、500~600°C 程度以上の高温が必要されるので、ガラス基板の耐熱性が大きな問題となる。

【0008】 普通ガラス基板は、500~600°C 程度以上の加熱が行われることによって、反りや縮が顕著に生じてしまう。そして一般的なガラス基板においては、この反りや縮による変形の度合いは、ガラス基板毎に微妙に異なるものとなってしまう。

【0009】 このような場合、前述の TAB または COG という形でアクティブマトリクス回路に外付けの IC を接続することは、そのパターンのズレを補償する必要があるという点において、作製工程が複雑になるという問題や、歩留りの低下といった問題が顕在化する。

【0010】 特に大面積のアクティブマトリクス型の液晶表示装置を作製しようとする場合は、ガラス基板が大型化し、基板の変形や縮が顕著になるので、このことは大きな問題となる。

【0011】 一方、TAB または COG という形でアクティブマトリクス回路に外付けの IC を接続する構成は、厚さ 1 μm ~ 数 μm のマトリクス回路領域の周辺に厚さ数百 μm 以上の IC を外付けすることになるので、

40 液晶表示装置の厚さが厚くなる原因となり好ましくない。液晶表示装置は、携帯型のパーソナルコンピュータ等に組み込まれて用いられることが利用目的の一つであり、その厚さが厚くなることは極めて好ましくない。

【0012】 これらの問題の解決を図る方法として、液晶ディスプレーとして必要とされる全ての回路を厚さ数 μm 程度の単結晶薄膜集積回路（薄膜 IC）として単結晶珪素ウエハー上に SOI 技術により形成し、そしてこの単結晶薄膜集積回路を基板である単結晶珪素ウエハーから剥がし、この剥がした単結晶薄膜集積回路をガラス基板上に張りつけることによって、ガラス基板上に液晶

ディスプレーに必要とされる全ての回路を一挙に形成してしまう方法がある。

【0013】この方法によれば、最も高い特性を得ることができる単結晶珪素薄膜トランジスタで、全ての回路を構成することができるので、望み得る最高レベルの液晶ディスプレーを得ることができる。しかしながら、単結晶珪素ウエハーは、その大きさに制限があり、現状において得られる最大のものは16インチ(約41cm)である。従って、最大でも16インチ以上の液晶ディスプレーを得ることはできない。(実際には周辺回路領域が必要とされるので、画面の大きさはさらに小さくなる)

【0014】また、上記の方法では、液晶ディスプレーを大面積化した場合、単結晶珪素ウエハー上に形成された厚さ数 μm 程度の薄膜集積回路をガラス基板上に移し換えることが困難になるという別な問題もある。

【0015】

【発明が解決しようとする課題】本明細書に開示する発明の目的は、薄膜集積回路の配線を施す新規な方法を提供することである。また本明細書で開示する発明の別な目的は、アクティブマトリクス型の液晶表示装置において、外付けされる薄膜集積回路とマトリクス回路領域あるいは周辺回路領域との配線を行う新規な方法を提供することである。

【0016】

【課題を解決するための手段】本明細書で開示する主な発明は、絶縁表面を有する基板上に形成された第1の薄膜集積回路と前記絶縁表面を有する基板上に配置される第2の薄膜集積回路と、を接続する方法であって、接続を行うための配線材料を含んだ雰囲気中において、所定の配線パターンに沿って収束されたイオンビームを照射し、前記第1及び第2の薄膜集積回路間に配線を形成する工程を有することを特徴とする。

【0017】上記構成において、絶縁表面を有する基板としては、ガラス基板や石英基板を挙げができる。特に本明細書で開示する発明は、ガラス基板を用いた場合に非常に有用である。これは、ガラス基板を用いた場合には、半導体装置の作製途中のプロセス(加熱が必要とされるプロセス)におけるガラス基板の変形や縮がどうしても生じてしまい、このような場合に本明細書で開示する発明が有効に利用できるからである。なお絶縁表面を有する基板としては、ガラス基板や石英基板上に絶縁膜が形成されている場合も含まれる。

【0018】上記のような構成を利用する具体的な例として、図4に示す場合を挙げることができる。図4に示すのは、ガラス基板101を用いてアクティブマトリクス型の液晶表示装置を構成する場合の例である。図4において、ガラス基板101上には、アクティブマトリクス領域21と該領域に配置された薄膜トランジスタを駆動するために周辺駆動回路22～24を備えている。ここで、アクティブマトリクス領域に配置される薄膜トランジスタと周辺駆動回路22～24を構成する薄膜トランジスタとは、ガラス基板上に形成された結晶性珪素膜で構成される。

10

【0019】そしてガラス基板上に形成される結晶性珪素膜では形成できない回路が単結晶珪素ウエハー上にS O I技術により形成された薄膜集積回路26～28として、ガラス基板上に配置される。図4には27で示される薄膜集積回路の外部引き出し電極パット28と周辺回路領域24から延在した配線の端部29とが示されている。そして、29と28で示される電極同士がイオンビームを用いた配線方法によって接続される。

【0020】図4に示す構成の場合、24で示される周辺駆動回路が第1の薄膜集積回路であり、26～28で示される薄膜集積回路が第2の薄膜集積回路となる。

【0021】他の発明の構成は、ガラス基板上に形成された所定の回路領域と、前記ガラス基板上に外付けされる薄膜集積回路と、を有する液晶電気光学装置の作製方法あって、前記所定の回路領域と前記薄膜集積回路との接続は、接続を行うための配線材料を含んだ雰囲気中において、所定の配線パターンに沿って収束されたイオンビームを照射することによって行うことを特徴とする。

【0022】

【実施例】本実施例は、アクティブマトリクス型の液晶表示装置の作製に際して、ガラス基板上に形成される薄膜トランジスタでなる回路とは別にS O I技術を用いて単結晶珪素ウエハー上に形成された単結晶薄膜でなる薄膜集積回路を外付けで配置する構成に関する。図1～図3に本実施例に示す作製工程を示す。まずガラス基板101上に下地膜として酸化珪素膜102をプラズマCVD法またはスパッタ法によって3000Åの厚さに成膜する。(図1(A))

20

【0023】次に非晶質珪素膜をプラズマCVD法または減圧熱CVD法で500Åの厚さに成膜する。そして、加熱やレーザー光の照射によってこの非晶質珪素膜を結晶化させて結晶性珪素膜103を得る。(図1(A))

30

【0024】次に結晶性珪素膜103をパターニングして、薄膜トランジスタの活性層104を形成する。この活性層104で構成される薄膜トランジスタは、マトリクス領域の薄膜トランジスタを駆動するための周辺駆動回路を構成する薄膜トランジスタである。また図では示されていないが、この活性層104の形成と同時に画素領域の数十万個以上の薄膜トランジスタの活性層も同時に形成される。また図面では1つの薄膜トランジスタが示されているだけであるが、実際には、周辺駆動回路を構成する薄膜トランジスタとして必要とする個数が形成される。またマトリクス領域に配置される数十万個以上の薄膜トランジスタ(各画素に配置される薄膜トランジスタ)も図1に示す薄膜トランジスタと同時に形成される。

40

50

【0025】活性層104を形成したら、ゲイト絶縁膜となる酸化珪素膜105を1000Åの厚さにプラズマCVD法で成膜する。さらにアルミニウムを主成分とする膜を電子ビーム蒸着法で6000Åの厚さに成膜する。そしてパターニングを施すことにより、ゲイト電極106を形成する。ゲイト電極106を形成したら、電解溶液中において、ゲイト電極106を陽極として陽極酸化を行い、ゲイト電極の周囲に酸化物層107を形成する。この酸化物層107は、後の不純物イオンの注入工程において、オフセットゲイト領域を形成するためのマスクとして機能する。

【0026】こうして図1(B)に示す状態を得る。この図1(B)に示す状態をA-A'で切った断面を図3(A)に示す。図3(A)に示す状態においては、活性層104上にゲイト絶縁膜105を介してゲイト電極106が設けられている様子が示されている。またゲイト電極106の表面に陽極酸化工程で形成されたアルミニウムを主成分とする酸化物層107が形成されている。

【0027】図1(B)及び図3(A)に示す状態を得たら、ソース/ドレイン領域を形成するために不純物イオンとしてリンイオンを注入し、自己整合的に図3(B)に示すようにソース領域108とドレイン領域110とを形成する。また、この工程において、チャネル形成領域109とオフセットゲイト領域111が画定される。不純物イオンの注入後、レーザー光または強光を照射し、ソース/ドレイン領域の活性化を行う。

【0028】次に層間絶縁膜として酸化珪素膜112を7000Åの厚さにプラズマCVD法によって成膜する。さらにポリイミド膜113を成膜する。(図1(C)、(図3(C))

【0029】そして、図1(D)に示すようにポリイミド膜113上に薄膜集積回路114を配置する。ここで薄膜集積回路114は、ポリイミド膜113によって固定される。この薄膜集積回路114には、115で示されるような外部コンタクト用のパットが形成されている。(図1(D))

【0030】この薄膜集積回路は、単結晶珪素ウエハー上にSOI技術によって形成された単結晶珪素薄膜を用いて構成されたものであり、その厚さは0.2~2μm程度である。

【0031】ここでは、薄膜集積回路を固定するためにポリイミド膜を用いたが、酸化珪素被膜形成用塗布液を用いて形成される酸化珪素膜を用いてもよい。例えば東京応化工業株式会社のOCD(Ohka Diffusion Source)を用いて形成される酸化珪素膜をポリイミド膜113の代わりに用いてもよい。

【0032】さらに薄膜集積回路を覆ってパッシベーション用のポリイミド膜113を形成する。次にコンタクトホールの形成を行い、図2(A)の116、117、図3(D)の118、119を形成する。そしてソース

/ドレイン電極120、121をアルミニウム等の金属で形成する。(図3(D))

【0033】そして、薄膜集積回路114のパット115とゲイト電極から延在した配線の先端部分201とを収束イオンビームを用いた配線形成方法により接続する。こうしてタンゲステン(W)で構成された配線122が形成される。

【0034】この収束イオンビーム(FIB)を用いたWよりなる配線の形成は、Ga⁺イオンをW(CO)_xガスの雰囲気中で所定の領域に照射することによって、当該領域にWの薄膜が形成される技術を利用したものである。この収束イオンビームを用いた配線の形成方法は、マスク合わせを必要としないので、図2に示す薄膜集積回路114の電極パット115と薄膜トランジスタのゲイト配線から延在した先端部分201の位置決めが比較的大きなマージンでもって行うことができる。また、116と117で示されるコンタクトホールの形成も比較的大きなマージンをもって行うことができる。

【0035】図4に薄膜集積回路27と周辺駆動回路24とを収束イオンビームを用いて接続する様子を示す。26~28で示されるのが必要とする機能を有する単結晶薄膜を用いて構成された薄膜集積回路である。ここでは25で示される領域に薄膜集積回路27を配置する状態を特に示す。

【0036】図4において22~24とは、周辺駆動回路であり、21で示されるマトリクス領域を駆動するために一種のバッファーアンプを構成している。この周辺駆動回路は、ガラス基板101上に形成された薄膜トランジスタでもって構成されている。この周辺駆動回路を構成する薄膜トランジスタの一つが図1~図3に示される薄膜トランジスタに相当する。

【0037】26~28で示される薄膜集積回路は、有機樹脂(ここでは図1の113で示されるようなポリイミドを用いる)でもって固定される。これら薄膜集積回路は、画像データや各種信号や情報を扱いもので、必要とする機能でもって形成される。

【0038】図4には、27で示される薄膜集積回路を25で示される領域に配置する状態が示されている。収束イオンビームを用いたWによる配線は、例えば29で示される薄膜集積回路の電極パット(図2の115に対応)と駆動回路の薄膜トランジスタから延在した配線パターンの先端部29(図2の201で示される部分に対応)とを接続することによって行われる。

【0039】収束イオンビームによるW膜による配線を行なうには、図4に示すような状態を画像認識装置を用いてパターン認識し、必要とする収束度(例えば数μm程度またはそれ以下)に絞った収束Ga⁺イオンをW(CO)_xガスの雰囲気中において、配線を行ないたいパターンに沿って走査されねばよい。こうすることで、必要とする配線パターンを形成することができる。

【0040】本実施例に示すような構成を採用した場合、26～28で示されるような薄膜集積回路を単体素子または複数のグループ化された一群として取り扱うことができるので、薄膜集積回路を形成するために用いられる単結晶ウエハーの大きさに液晶ディスプレーの大きさが制限されることはない。

【0041】

【発明の効果】ガラス基板上に形成された薄膜集積回路と外付けの薄膜集積回路とを収束イオンビームを用いた配線方法で接続することにより、ガラス基板の変形や縮による薄膜集積回路同士の接続の困難性を克服することができる。特に液晶表示装置に外付けで接続される薄膜集積回路とガラス基板上に形成された回路との接続を収束イオンビームを用いて行うことにより、薄膜集積回路の位置合わせや配線パターンのマスク合わせを余裕をもつて行うことができるので、液晶表示装置の歩留りを高めることができる。

【図面の簡単な説明】

【図1】 実施例の作製工程を示す断面図。

【図2】 実施例の作製工程を示す断面図。

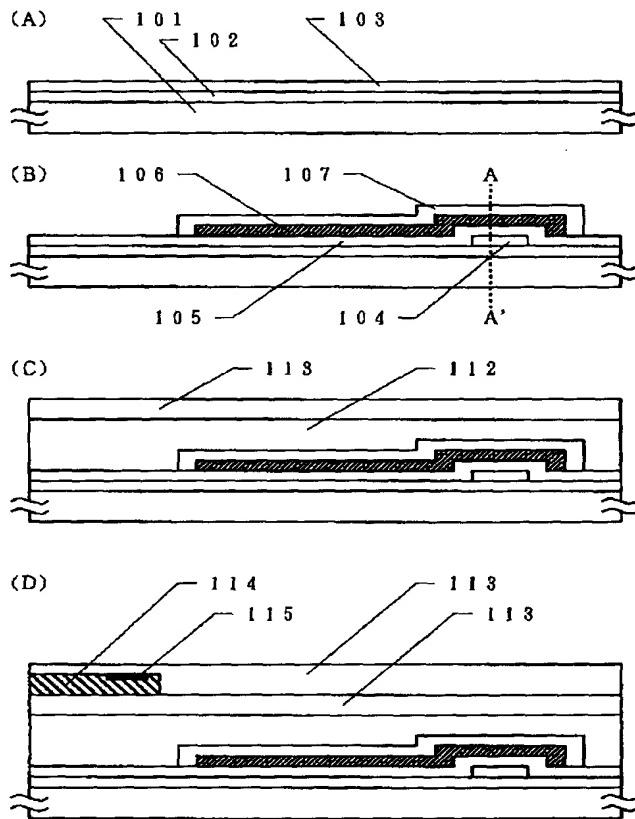
【図3】 実施例の作製工程を示す断面図。

【図4】 アクティブマトリクス型の液晶表示装置に薄膜集積回路を配置する状態を示す図。

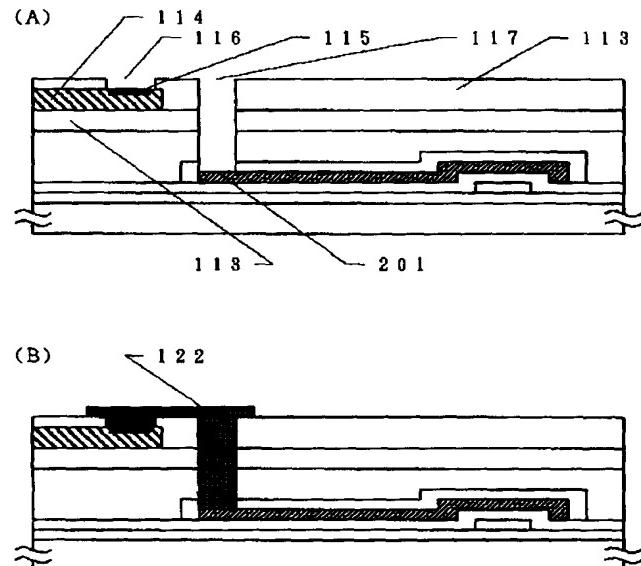
【符号の説明】

101	ガラス基板
102	酸化珪素膜（下地膜）
103	結晶性珪素膜
104	活性層
105	ゲート絶縁膜（酸化珪素膜）
106	ゲート電極及びゲート配線
107	酸化物層
112	酸化珪素膜
113	ポリイミド膜
114	薄膜集積回路
115	電極パット
116～119	コンタクトホール
120	ソース電極（またはソース配線）
121	ドレイン電極（またはドレイン配線）
122	W配線
26～28	薄膜集積回路
20 21	マトリクス領域
22～24	周辺駆動回路領域

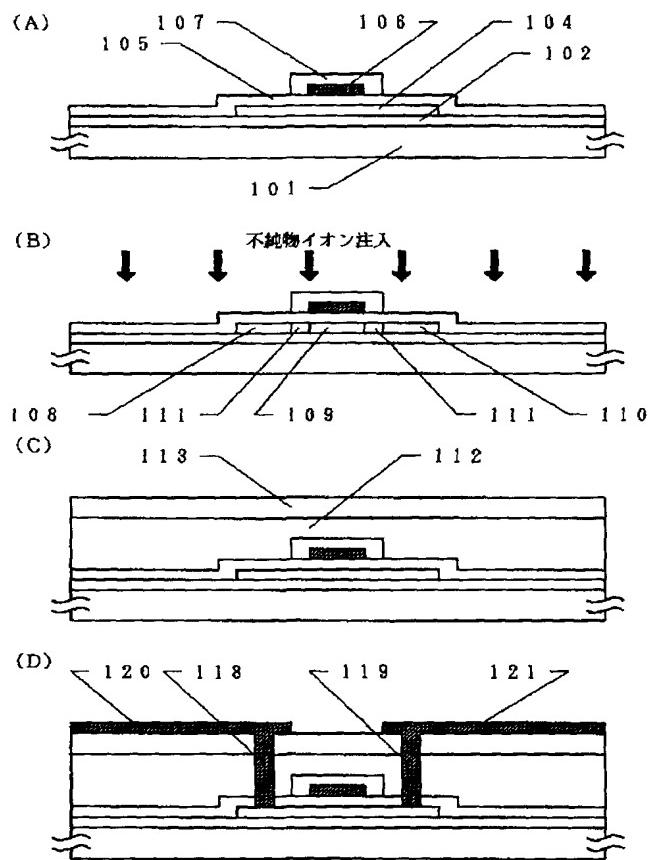
【図1】



【図2】



【図3】



【図4】

